

ESTUDO DO CONVERSOR ANALÓGICO/DIGITAL SIGMA-DELTA PARA PROJETO EM CIRCUITO INTEGRADO

RAFAEL OLIVEIRA NUNES

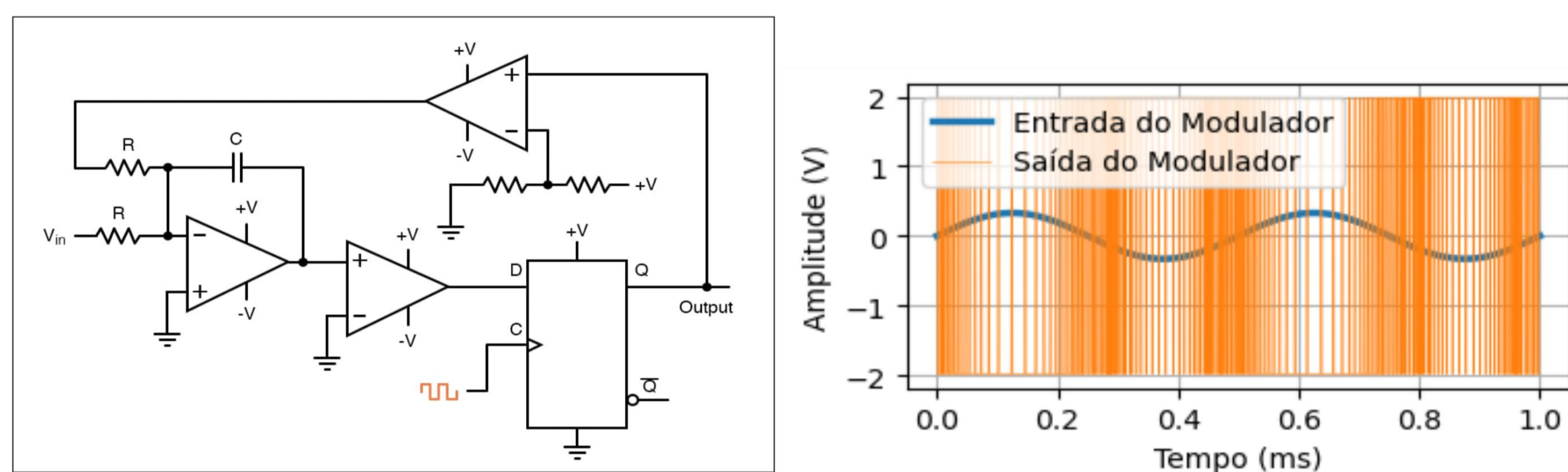
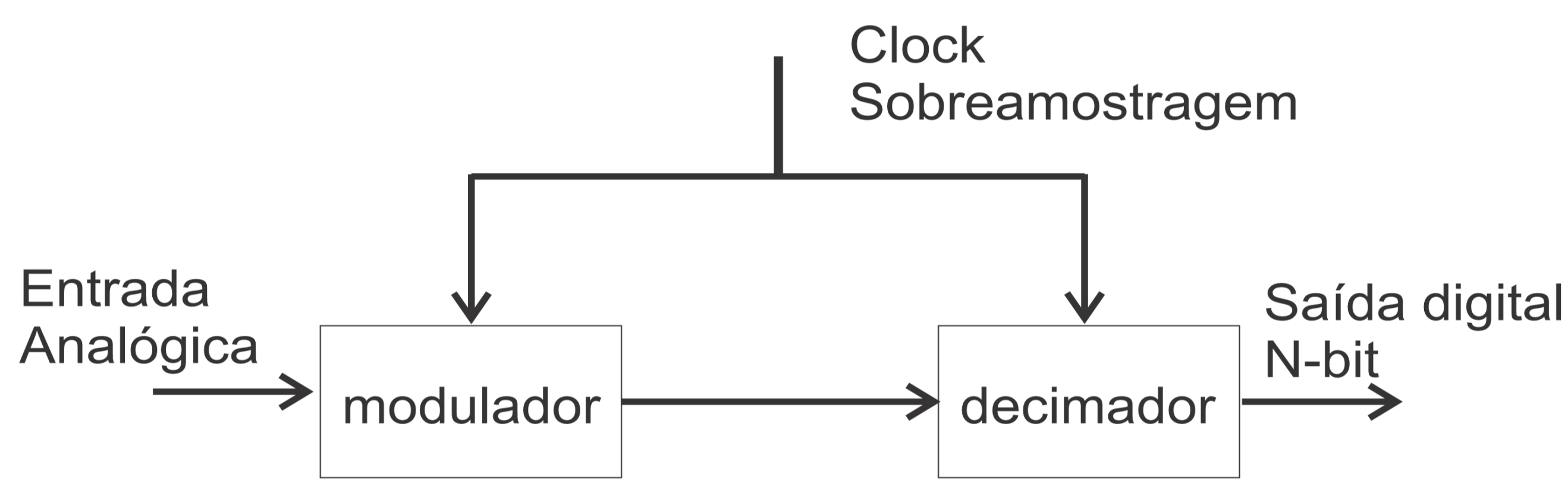
L. E. SEIXAS

Saulo Finco; Wellington R. de Melo; Marcelo Carlos; Erlon Lima

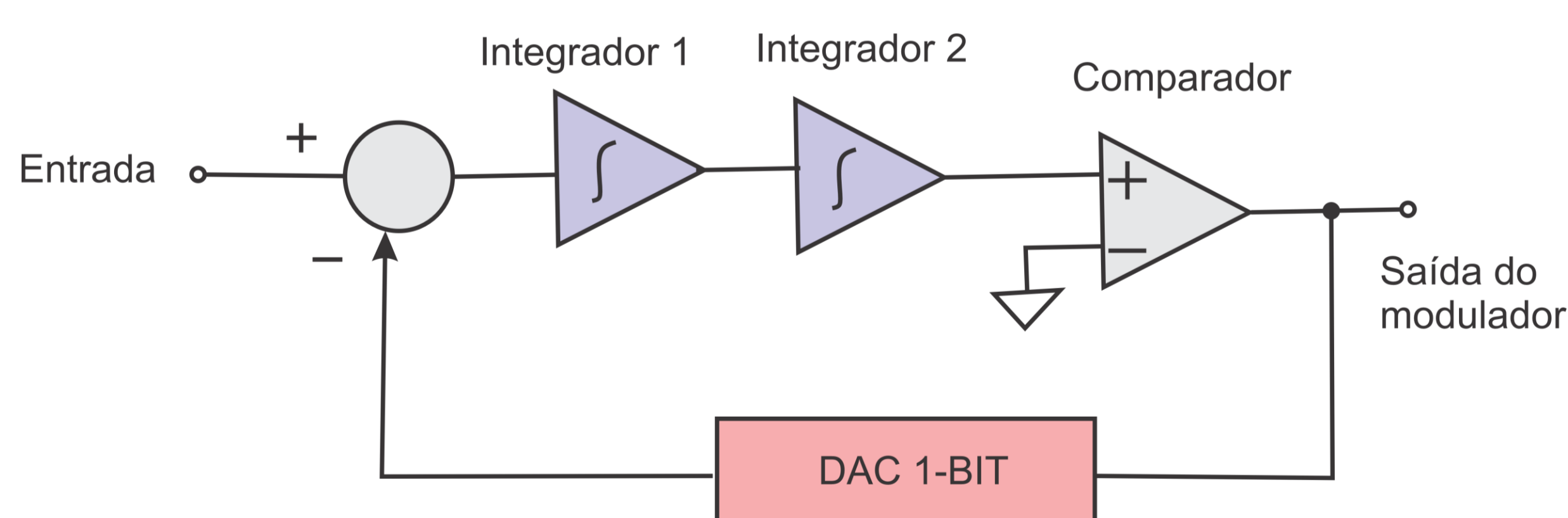
rafael.nunes@cti.gov.br

INTRODUÇÃO

Um Conversor Analógico-Digital (ADC) é um dispositivo eletrônico que converte um sinal analógico contínuo em uma representação digital discreta. Um ADC sigma-delta (ADC- $\Sigma\Delta$), consiste em dois blocos principais: um modulador sigma-delta (parte analógica) e um filtro de decimação digital (parte digital) [1]. A ordem do modulador é determinada pelo número de integradores que o compõem. Na figura abaixo, ilustra-se o ADC- $\Sigma\Delta$, destacando um bloco modulador de primeira ordem. Nesta representação, o sinal analógico na entrada do modulador é representado em azul, enquanto o sinal em sua saída é indicado em laranja.



O $\Sigma\Delta$ é um tipo de conversor de sobre-amostragem (OSR), o que implica que a frequência do *clock* de amostragem é significativamente maior do que a frequência do sinal de entrada, bem além do mínimo necessário pela taxa de Nyquist [1][2]. Além disso, outros parâmetros cruciais incluem resolução, relação sinal-ruído (SNR) e o número efetivo de bits (ENOB) [2]. À medida que a resolução aumenta, o valor do SNR também deve ser elevado. Para alcançar resoluções superiores a 16 bits, é comum projetar conversores de segunda ordem, que incluem dois integradores, conforme ilustrado abaixo. A adição de um circuito de conversão de tempo para digital (TDC - Time to Digital Converter) pode melhorar a relação sinal-ruído, resultando em uma melhoria do ENOB do conversor.



OBJETIVO

O objetivo deste estudo é compreender o funcionamento do ADC $\Sigma\Delta$, com o propósito de obter suas especificações, selecionar a topologia adequada e, posteriormente, realizar o projeto em nível de circuito integrado, utilizando as ferramentas de design da Cadence. Durante o desenvolvimento do projeto, será feita a integração do circuito digital TDC com o conversor A/D $\Sigma\Delta$, visando aprimorar a qualidade da conversão e, adicionalmente, conferir robustez à radiações ionizantes.

MÉTODOS

A estratégia de projeto é seguir o fluxo de implementação Mixed-Signal-on-Top (MSoT) [3,4], que permite o projeto simultâneo de blocos analógicos e digitais, garantindo uma integração eficaz. Na fase inicial de desenvolvimento, concentra-se na elaboração do circuito no Virtuoso, seguindo o fluxo de projeto analógico. Na etapa seguinte, aperfeiçoamos ainda mais o projeto, incorporando o TDC (Time-to-Digital Converter) ao ADC sigma-delta. Para a implementação, escolhemos as tecnologias XFAB 180 nm e IBM 45 nm, com o objetivo de atender aos requisitos funcionais, de desempenho, potência e área (PPA - Performance, Power e Area).

	A	A/d	A/D	D/A	D
Methodology	Analog on Top (AoT)	Mixed-Signal on Top (MSoT)	Digital on Top (DoT)		
Design Flow	Schematic-Driven	Netlist-Driven			
Top level Connectivity	Schematic	Verilog	Verilog		
Design Characteristics	• Top level is analog • Standard cell digital designed in a digital flow	Analog blocks and standard cell digital mixed at the top level	• Top level is digital • Analog designed in an analog flow		
Floorplanning	Virtuoso floorplanner and Virtuoso Digital Implementation	Virtuoso floorplanner and Innovus	Innovus		
Analog Content	Main and Top Level	Co-Designed	Separate Hierarchy		
Digital Content	Separate Hierarchy	Co-Designed	Main and Top Level		
Routing	• VSR for top level and analog • NR for routing within the digital blocks	• VSR for analog blocks and NR for digital blocks • Top level uses VSR for analog and NR for digital	• Top level is digital • Analog designed in an analog flow		
Chip Integration	Virtuoso	Innovus	Innovus		
Signoff	MSPS	Tempus	Tempus		
Chip Finishing	Virtuoso	Virtuoso	Virtuoso/Innovus		

RESULTADOS

A partir da proposta de topologia para o circuito, foi possível:

- Compreender o funcionamento do ADC.
- Estudar várias topologias de ADC $\Sigma\Delta$.
- Analisar as especificações do ADC, especialmente o SNR e ENOB.
- Utilizar um simulador em SPICE para entender o funcionamento do modulador.

As próximas etapas incluem:

- Escolher a arquitetura mais adequada.
- Iniciar a implementação do circuito.
- Especificar um IP com características de robustez a radiação ionizante.

CONCLUSÕES

Neste estágio inicial do projeto, estamos concentrados na investigação detalhada do circuito ADC- $\Sigma\Delta$ e na familiarização com as ferramentas de EDA destinadas ao projeto de circuitos integrados analógicos. Nos passos subsequentes, aplicaremos essa metodologia para garantir que o circuito projetado esteja em total conformidade com as melhores práticas recomendadas pelos fabricantes das tecnologias.

REFERÊNCIAS

- [1] B.E. Boser, B.A. Wooley, "The design of sigma-delta modulation analog-to-digital converters," IEEE Journal of Solid-State Circuits, vol. 23, no. 6, pp. 1298-1308, dezembro de 1988. DOI: 10.1109/4.90025.
- [2] H. F. Hasim, N. N. Nadzri and F. A. Hamid, "Behavioural simulation of 2nd order Sigma Delta modulator," 2009 IEEE Student Conference on Research and Development (SCORED), Serdang, Malaysia, 2009, pp. 303-306, doi: 10.1109/SCORED.2009.5443016.
- [3]https://www.cadence.com/en_US/home/solutions/mixed-signal-solutions/mixed-signal-verification.html.html
- [4]https://www.cadence.com/en_US/home/solutions/mixed-signal-solutions/mixed-signal-implementation.html