

## Melhoria do ambiente computacional EDA para projetos de CIs

Paula Cristiane Secheusk (CTI) paula.secheusk@cti.gov.br

Wellington Romeiro de Melo – Supervisor PCI/CTI

### Resumo

*Este trabalho é sequencial e complementar ao apresentado em 2021 e visa adequar o ambiente computacional aos fluxos de projeto que têm uma forte interoperabilidade entre as ferramentas EDA (Electronic Design Automation): Cadence - projeto e simulação, Mentor Graphics - verificação física e extração de parasitas, MunEDA - otimização de resultados; e o Subversion (SVN) e o TortoiseSVN (TSVN) no controle de versão.*

*O uso das ferramentas de projeto profissionais é imprescindível para atingir os objetivos de realizar projetos funcionais, assim como, a melhoria do ambiente computacional EDA que permite o desenvolvimento de CIs na metodologia recomendada pelas foundries de acordo com os seus PDKs (Process Design Kit), obtendo-se excelentes resultados com os vários circuitos enviados a fabricação no âmbito do Projeto CITAR e instituições parceiras.*

*Com a maturidade deste ambiente, implementou-se em 2021 o LAPROCI/LAEDAS I (Laboratório Aberto de Projeto e Design de Circuitos Integrados), e, encontra-se em fase de montagem dos equipamentos o LAPROCI/LAEDAS II que também disponibilizará acesso remoto às instalações.*

*Assim sendo, dentre os resultados obtidos, destacam-se: checklists; áreas de desenvolvimento; scripts/hooks; espelhamento e sincronização; rotina de backup; documentação; montagem do LAPROCI/LAEDAS II e utilização das ferramentas EDA no LAPROCI/LAEDAS I, fomentando a capacitação de recursos humanos, publicação de artigos em congresso e revista internacional, trabalhos de conclusão de curso, e desenvolvimento de CIs nos PDKs da TSMC e XFAB.*

*Palavras-chave: Metodologia de Projeto; ASICs; EDA; Circuitos Integrados e Laboratório Aberto.*

### 1. Introdução

Os constantes avanços tecnológicos na indústria de semicondutores têm permitido minimizar as dimensões das células elementares dos dispositivos eletrônicos, aumentando sua densidade e consequente funcionalidade. Estes avanços determinam constantes atualizações nos métodos e procedimentos desenvolvidos para modelagem, projeto e fabricação dos CIs. A Figura 1 adaptada de [SPINOGRAPH], ilustra a evolução dos nós tecnológicos da tecnologia CMOS, onde são ressaltados em cor verde os nós usados na Divisão de Projetos, Análise e Qualificação de Circuitos Eletrônicos (DIPAQ) do CTI para o desenvolvimento dos projetos.

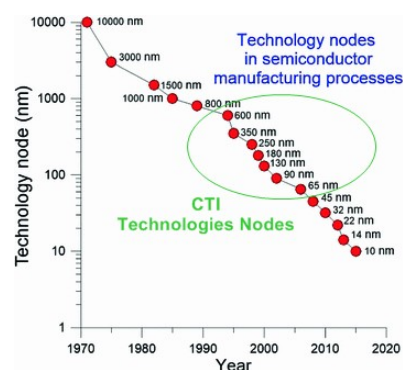


Figura 1 – Nós Tecnológicos da DIPAQ/LPCI/LCSH

Portanto, atualizar as facilidades do ambiente de projetos do CTI para realizar desenvolvimento em sistemas e CIs, é primordial para preservar a relevância da instituição como referência em ambiente de projetos de CIs no âmbito nacional, bem como, tornar-se um centro de referência mundial em treinamento e divulgação no estado da arte dos desenvolvedores de ferramentas EDA.

## 2. Objetivos e Metodologia

Para se iniciar o projeto de um CI é necessário definir o nó tecnológico, e conseqüentemente, o PDK a ser usado de um determinado fabricante, onde encontra-se especificado as ferramentas EDA validadas (*Cadence, Mentor Graphics, MunEDA, etc*) e suas respectivas versões, bem como a versão dos Sistemas Operacionais suportados [CADENCE S.O.], Figura 2[FIGHW].

De posse destas informações, faz-se a verificação dos Sistemas Operacionais suportados pelo hardware disponível no ambiente de produção (estações de trabalho e servidores), haja visto que esse hardware pode ser um grande limitante em desempenho, capacidade de processamento e armazenamento (CPU, RAM, e HDD).



Figura 2 – Fluxograma das necessidades operacionais para projeto de CIs

Deste modo, o ambiente de projetos deve proporcionar uma perfeita sinergia entre as variantes, sejam elas de: hardware, sistemas operacionais, ferramentas EDA e PDKs. E, devido à forte interoperabilidade entre as ferramentas de projetos de CIs, elas podem ser integradas para garantir o fluxo de desenvolvimento: Cadence – projeto e simulação [CADENCE1-3], Mentor Graphics – verificação física e extração de parâmetros parasitários [CALIBRE1-2, PYXIS], MunEDA – otimização de resultados; e, ferramentas de controle de versão [SVN1-2, TORTOISESVN].

Cada etapa do fluxo de projeto demanda ferramentas distintas e é relevante destacar que através do desenvolvimento de metodologias e customizações para o aprimoramento na forma de trabalho dos projetistas, organização da base de dados e da documentação, controle de versão, e rotinas de *backup* são atividades imprescindíveis à manutenção de um ambiente de projeto, garantindo a integridade dos dados obtidos ao longo de todo o processo de desenvolvimento em suas mais diversas etapas.

## 3. Resultados

A estrutura e metodologias propostas neste trabalho têm permitido o desenvolvimento das atividades em execução de projetos de CIs na DIPAQ/LPCI/LCSH e no laboratório aberto LAPROCI/LAEDAS I, nas melhores práticas recomendadas. Temos reiterado ao longo da pesquisa

deste trabalho, que é imprescindível a atualização constante dos procedimentos recomendados nos projetos de CIs, levando-se em consideração as necessidades do mercado em geral e no nosso caso, em aplicações espaciais e similares. Assim sendo, seguem alguns resultados:

### 3.1. Interação PDKs x Ferramentas EDA x Sistemas Operacionais

A escolha do Sistema Operacional do trabalho anterior continua válida, bem como a sua integração com os diferentes PDKs/*Foundries* e as ferramentas EDA, ou seja, têm instalado na DIPAQ/LPCI/LCSH: uma versão de Sistema Operacional RHEL 6.5 x86\_64bits, mantendo-se a versão RHEL 5.1 x86\_64bits para projetos antigos; 12 PDKs; e inúmeras ferramentas EDA com suas respectivas atualizações.

### 3.2. Desenvolvimento de Métodos e Procedimentos para melhoria do ambiente EDA para projeto de circuitos integrados

Para permitir o desenvolvimento de projetos de CIs de outras instituições, implementou-se em 2021 o laboratório aberto LAPROCI/LAEDAS I, e, encontra-se em fase de montagem o LAPROCI/LAEDAS II do CTI, que abrange: realocação de espaço físico; infraestrutura (predial, dados, elétrica, voz); mobiliário; realocação, instalação e setup de 15 equipamentos; disponibilização de normas e procedimentos de uso dos ambientes Linux, EDA e SVN da DIPAQ/LPCI/LCSH para os novos usuários; e inserção das máquinas virtuais na agenda da COLAB.

Além disto, para atender as novas demandas dos projetos de CIs da DIPAQ/LPCI/LCSH e dar continuidade as melhorias do ambiente EDA, foram desenvolvidas: 03 *checklists*: Criação do Servidor de Autenticação NIS (*Network Information Server*) *Slave* e *NIS Client*, Inicialização dos serviços de licenças EDA (*Cadence*, *Mentor Graphics* e *MunEDA*) durante o *boot*, Atualizando os documentos da Intranet de Projetos; 08 *scripts* dos serviços utilizados pela Intranet de Projetos, ilustrados na Figura 3; 02 áreas de desenvolvimento para projetos de CIs nas tecnologias TSMC 65nm e 180nm; participação e acompanhamento na aquisição de hardware para a melhoria da infraestrutura do ambiente de projeto de CIs (Projeto CITAR).

Intranet de Projetos		
	Scripts:	Funcionalidades:
1	/servers/ctlscrip.sh	Start/stop os serviços: Apache, PHP, MySQL, Subversion, Redmine, manipulando-os simultaneamente;
2	/servers/apache2/scripts/ctl.sh	Start/stop o serviço Apache;
3	/servers/apache2/scripts/gerar_certificado	Gera certificado para o Apache;
4	/servers/apps/redmine/scripts/ctl.sh	Start/stop o serviço Redmine;
5	/servers/memcached/scripts/ctl.sh	Start/stop o serviço Memcached;
6	/servers/mysql/scripts/ctl.sh	Start/stop o serviço MySQL;
7	/servers/openfire/bin/openfire	Start/stop o serviço Openfire;
8	/servers/subversion/scripts/ctl.sh	Start/stop o serviço Subversion.

Figura 3 – Listagem dos Scripts relacionados à Intranet de Projetos da DIPAQ/LPCI/LCSH

### 3.3. Interação Controle de Versão x Ferramenta EDA x Backup

A escolha do uso das ferramentas de controle de versão *Subversion* e *TortoiseSVN*, continuam válidas na DIPAQ/LPCI/LCSH e no LAPROCI/LAEDAS I, garantindo a integridade dos dados obtidos ao longo de todo o processo de desenvolvimento de um projeto de CI.

Dada à complexidade da estrutura de projetos de CIs num ambiente computacional EDA, fez-se necessário o estudo e desenvolvimento de: 01 *script* em linguagem *Shell Script*, para a realização de rotinas simples de *backup* da Intranet de Projetos da DIPAQ/LPCI/LCSH: Intranet *Backup* Geral, o qual é gerenciado pelo arquivo *crontab* localizado no servidor curiua.cti.gov.br; e de 01 *checklist* – Restauração da Intranet de Projetos.

### 3.4. Espelhamento e Sincronização do ambiente EDA entre Sites distintos

O CTI participa de projetos multi-institucionais com projetistas em diferentes locais, tendo como exemplo o Projeto CITAR. E, com intuito de manter a integridade e centralização dos dados gerados foram criados mecanismos de espelhamento e sincronização bidirecional que visa manter sincronizadas, isto é, com o mesmo conteúdo, as áreas (diretórios) que existem tanto no CTI como no site externo e que podem ser modificadas por usuários trabalhando em qualquer destes sites. A Figura 4 ilustra: 07 *checklists* criados, 12 *hooks/scripts* do *Subversion* e 01 *script* relacionado aos mecanismos de espelhamento e sincronização.

Espelhamento e Sincronização de Repositórios Subversion da DIPAQ/LPCI/LCSH		
1	DOC	Espelhamento de Repositório Subversion da DHIT - Descrição Geral.
2	DOC	Espelhamento de Repositórios de Projeto da DHIT - Procedimento de Implantação.
3	DOC	Ativação de Servidor Subversion (svnserve) como daemon.
4	DOC	Transferência de Repositório de Projeto para Servidor Remoto com Espelhamento.
5	DOC	Retorno para o CTI dos repositórios espelhados do site externo.
6	HOOKS	Scripts do Subversion necessários ao repositório sob espelhamento e ao seu repositório-espelho para o correto funcionamento do mecanismo.
7	DOC	Visão Geral da Sincronização Bidirecional entre Sites.
8	DOC	Configuração do SSH para execução dos scripts de sincronização.
9	SCRIPT	Script bash <code>svn_syncreps</code> que deve ser instalado para realizar o espelhamento periódico dos repositórios em que o mecanismo estiver implantado.

Figura 4 – Listagem dos Documentos e Scripts criados para o Mecanismo de Espelhamento e Sincronização

### 3.5. Resultados proporcionados pelo ambiente de projetos EDA

#### 3.5.1. LAPROCI/LAEDAS I e II

O ambiente computacional EDA disponibilizado no laboratório aberto, Figuras 5 e 6, tem permitido à usuários internos e externos a possibilidade de desenvolver projetos de CIs dentro de um ambiente altamente confiável e recomendado pelas *foundries*.



Figura 5 – LAPROCI/LAEDAS I (acesso remoto)



Figura 6 – LAPROCI/LAEDAS II (sendo montado)

O laboratório aberto LAPROCI/LAEDAS I tem apresentado expressiva estatística de utilização desde o início de sua operação em Junho/2021. A estatística de uso completa pode ser obtida no site da [COLAB/CTI](#).

Dentre os resultados obtidos temos a participação de usuários colaboradores voluntários da UNICAMP/DIPAQ, UnB, IFSP e FEI.

A Figura 7 ilustra a microfotografia do *die* de uma chave eletrônica para proteção em sistemas de distribuição de potência, sendo desenvolvido por usuários da UNICAMP/DIPAQ, para participação no evento organizado pelo R9 EDS (*Electron Device Society*)/IEEE Project, cuja base de dados foi fabricada via EUROPRACTICE/IMEC (*Interuniversity Microelectronics Centre*) na tecnologia TSMC 180nm CMOS/RF. Na figura destaque-se o nome de alguns dos membros envolvidos no projeto.



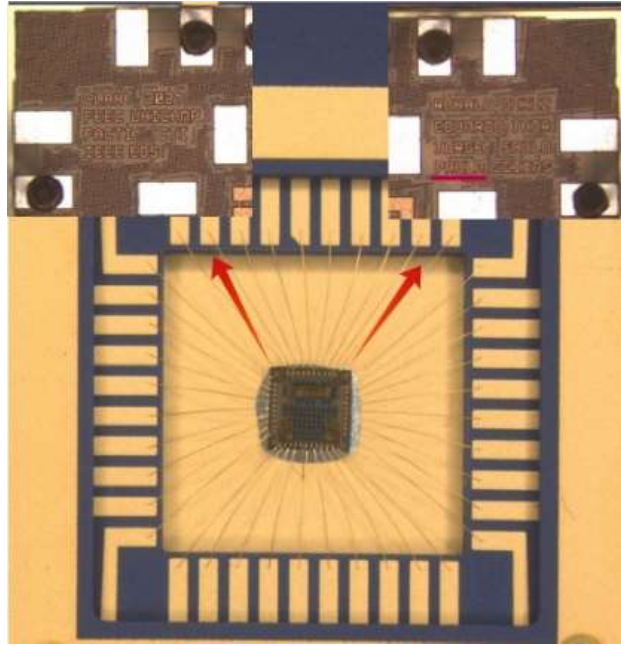


Figura 7 – Microfotografia da Chave eletrônica (TSMC 180nm CMOSMS/RF)

Adicionalmente ao resultado anteriormente descrito, citados nos itens (a), (b), (c) e (d) encontram-se os trabalhos de conclusão de curso dos usuários colaboradores voluntários da UnB e IFSP respectivamente, os quais projetaram seus circuitos integralmente ou parcialmente utilizando o ambiente computacional EDA da DIPAQ/LPCI/LCSH no laboratório aberto LAPROCI/LAEDAS I:

- Aline Rosa dos Santos Rocha, Projeto de um Regulador de Tensão para uma Tag UHF Passiva para o Monitoramento de Sinais Vitais. TCC (Monografia), UnB, 2021;
- Iago de Andrade Sousa, Projeto de um Sensor de Temperatura de Baixo Consumo para uma Tag UHF/UWB para uso em Aplicações Biomédicas. Em andamento, UnB;
- Julia Borges Silva, Desenvolvimento de um Transmissor UWB de uma Tag Passiva para o Monitoramento de sinais Vitais. Em andamento, UnB;
- Daniel Fantini Albertino Maria, Sistema Autônomo de Energia a partir de Fontes de Energia de Ultra Baixa Tensão. TCC (Monografia), IFSP, 2022.

É importante destacarmos também, que este ambiente de projeto está sendo usado para o desenvolvimento de CIs em parceria entre a FEI e DIPAQ/LPCI/LCSH. As Figuras 8 e 9, ilustram os *layouts* dos CIs implementados nas tecnologias TSMC 65nm e 180nm, respectivamente.

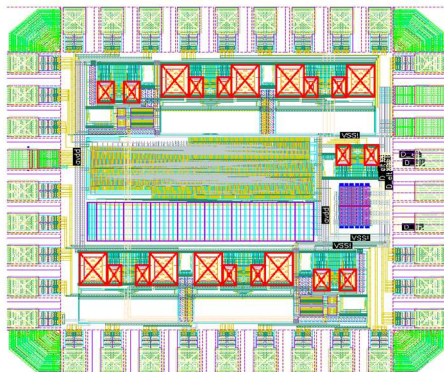


Figura 8 – Layout CI na tecnologia TSMC 65nm

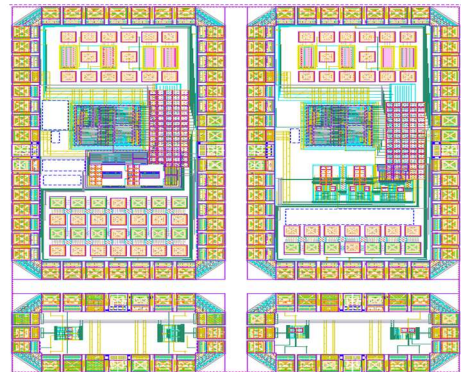


Figura 9 – Layout CI na tecnologia TSMC 180nm

### 3.5.2. Projeto CITAR

Com o ambiente computacional EDA aprimorado, no âmbito do Projeto CITAR foi possível integrar diversos CIs implementados em diferentes tecnologias, ilustrando-se na Figura 10 a microfotografia de um dos *dies* fabricados. O CI contém um sistema chave de potência para proteção de cargas úteis em satélites, implementado na tecnologia XFAB 0.6 $\mu$ m SOI (*Silicon On Insulator*), sendo fabricado na XFAB e encapsulado no CTI. Na figura destaque-se o nome de alguns dos membros envolvidos no projeto.

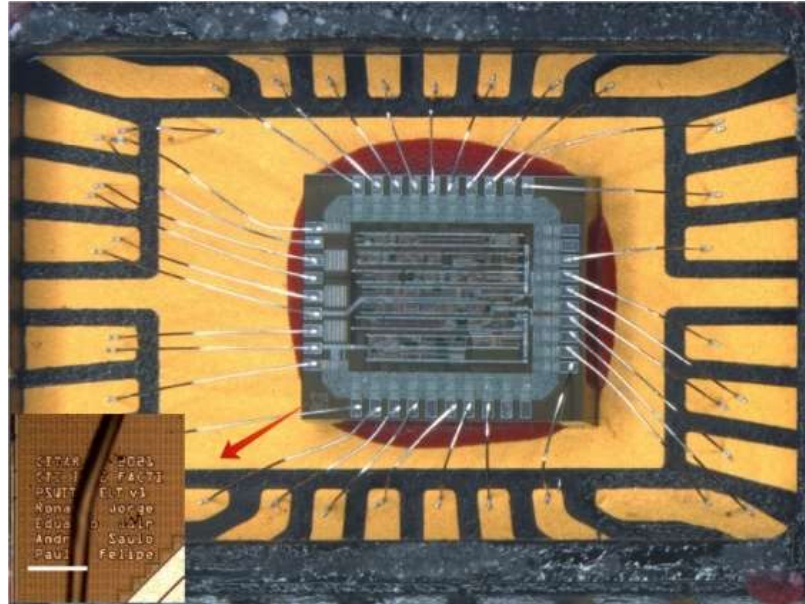


Figura 10 – Microfotografia do CI Chave de Potência (XFAB 0.6 $\mu$ m SOI)

Vale ressaltar que, os CIs estão em fase de testes funcionais na DIPAQ/LPCI/LCSH e no INPE, além de testes de radiação no IEAv-USP-FEI para verificar sua robustez à radiação ionizante para seu uso em ambientes hostis.

Complementarmente aos resultados anteriormente descritos, ressalta-se que a melhoria do ambiente computacional EDA, tem permitido desenvolver CIs usando as estruturas propostas neste trabalho, gerando publicações de artigos científicos em congressos internacionais e nacionais. Exemplo disto, é o artigo de nossa autoria, intitulado *A Latching Current Limiter with Telemetries for Space Applications*, apresentado no SBCCI 2021 (Simpósio Brasileiro de Concepção de Circuitos e Sistemas Integrados) [GALVIS CHACÓN] e que foi convidado para publicação na Revista *Analog Integrated Circuits and Signal Processing*, resultando no artigo apresentado no item (e):

- e. Galvis Chacón, R. H., Dias, A. V., Santos, A. A., Secheusk, P. C., Cavalcante, T. C., Manea, S., Diniz, J. A., Finco, S.: “A Current Limiter for Satellite Power Protection”. *Analog Integrated Circuits and Signal Processing*, vol. 112, pp. 289-300, 2022, doi: 10.1007/s10470-022-02041-y.

Adicionalmente, os trabalhos apresentados nos itens (f) e (g) foram submetidos para congressos internacionais:

- f. Galvis Chacón, R. H., De Carvalho, E. G., Junior, J. L. E., Dos Santos, A. A., Secheusk, P. C., Diniz, J. A., Finco, S.: “A Radiation Hardened Smart Power Switch Based on SOI Technology”. Manuscrito submetido para publicação (2022).
- g. Galvis Chacón, R. H., Diniz, J. A., Finco, S.: “A Current Limiter with GaN Power Switch for Payloads Protection”. Manuscrito submetido para publicação (2022).

#### 4. Conclusão

A integração de uma área de projeto de CI, demanda de uma complexa customização dos diferentes estágios vinculados aos fluxos de projeto, nos quais são usadas diferentes tecnologias de *foundries* como XFAB, TSMC, UMC, e, que requerem ferramentas EDA específicas (*Cadence, Mentor Graphics e MunEDA*).

Os scripts desenvolvidos permitem criar uma estrutura mais dinâmica para os projetistas e facilitam as tarefas do SVN *Admin*, auxiliando na identificação dos problemas e agilizando sua solução.

Neste contexto, a pesquisa e o desenvolvimento do trabalho aqui apresentado têm garantido a confiabilidade das bases de dados para fabricação e testados na DIPAQ/LPCI/LCSH, resultando em publicações junto à comunidade acadêmica (congressos e revistas internacionais), permitindo também que os ASICs projetados e fabricados no âmbito do projeto CITAR, nas tecnologias TSMC 180nm e XFAB 0.6 $\mu$ m SOI, sejam simulados nas áreas de trabalho para o planejamento e validação das diferentes funcionalidades dos CIs.

Por outro lado, a implementação do laboratório aberto LAPROCI/LAEDAS I tem permitido a colaboradores voluntários do CTI (UNICAMP/DIPAQ, UnB, IFSP e FEI) acesso a um ambiente estável e confiável para a realização de suas atividades de pesquisa, projetos de TCC, trabalhos de pós-graduação e desenvolvimentos de projetos de CIs nos PDKs da TSMC e XFAB.

Contudo, é imprescindível o melhoramento e otimização do ambiente computacional EDA, de modo a garantir sua funcionalidade na contínua evolução das tecnologias de circuitos integrados.

#### 5. Referências

AHSAN JAFRI, E. PAUL JEBASINGH, SHANTAGOUDAR GOUDAR *EDA cost optimization through design process analytics*. 2016 Sixth International Symposium on Embedded Computing and System Design (ISED), Conference Paper, p. 340-344, 2016.

BOWU YAN, XICAI CHENG, FEI YANG, LI YAO *Research on EDA technology and its related issues*. 2010 International Conference On Computer Design and Applications, Vol. 4, p. 26-29, 2010.

CADENCE1 Manual: Virtuoso AMS Environment User Guide, V. 5.3, April 2004: Cadence\_AMS\_Environment\_User\_Guide.pdf

CADENCE2 Manual: Cadence Library Manager User Guide, V. 4.4.6, June 2000: Cadence\_Library\_Manager\_User\_Guide.pdf

CADENCE3 Manual: Cadence Application Infrastructure User Guide, V. 3.4, November 2005: Cadence\_Application\_Infrastructure\_User\_Guide.pdf

CADENCE S.O. Computing Platforms - Supported Platform Matrix for Cadence Applications, July 2019: platform.pdf

CALIBRE1 <https://support.sw.siemens.com/en-US/knowledge-base/MJ584482>

CALIBRE2 [http://calibre.mentorcloudservices.com/docs/Calibre\\_OS\\_Roadmap.htm](http://calibre.mentorcloudservices.com/docs/Calibre_OS_Roadmap.htm)

FIGHW Apresentação “Computador”, Adão de Melo Neto, arquivo: MEMORIA\_2017.pdf

SPINOGRAPH <http://www.spinograph.org/blog/why-nanoelectronics-better-microelectronics>

SVN1 Manual: Version Control with Subversion for Subversion 1.6 (Compiled from r3765), Ben Collins-Sussman, Brian W. Fitzpatrick, C. Michael Pilato: SVN\_Book.pdf

SVN2 Manual: Subversion v1.6 – Quick Reference Card: Subversion\_Quick\_Reference\_Card.pdf

TORTOISESVN <https://tortoissvn.net/>

GALVIS CHACÓN Galvis Chacón, R. H., Dias, A. V., Dos Santos, A. A., Secheusk, P. C., Manea, S., Diniz, J. A., Finco, S.: A Latching Current Limiter with Telemetries for Space Applications. In: 2021 34<sup>th</sup> SBC/SBMicro/IEEE/ACM Symposium on Integrated circuits and Systems Design (SBCCI), pp. 1-6 (2021). <https://doi.org/10.1109/>